

电子科技大学

2015 年攻读硕士学位研究生入学考试试题

考试科目：832 微电子器件

注：所有答案必须写在答题纸上，写在试卷或草稿纸上均无效。

一、填空题（共 45 分，每空 1 分）

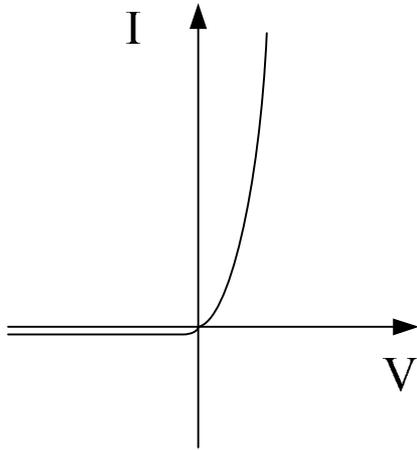
- 1、泊松方程的积分形式即是（ ）定理，它的物理意义是：流出一个闭合曲面的电通量等于该闭合曲面围成的体积内的（ ）。
- 2、PN 结的扩散电容和势垒电容有很多不同之处。例如：（ ）只存在于正向偏压之下；（ ）的正负电荷在空间上是分离的；（ ）能用作变容二极管。
- 3、锗二极管和相同掺杂浓度、相同尺寸的硅二极管相比，其反向饱和电流更（ ），正向导通压降更（ ）。
- 4、碰撞电离率是指每个载流子在（ ）内由于碰撞电离产生的（ ）的数目。电场越（ ），材料的禁带宽度越（ ），碰撞电离率将越大。
- 5、温度升高时，PN 结的雪崩击穿电压将（ ），这是因为温度升高将导致晶格振动加强，因而载流子的平均自由程（ ）。
- 6、MOSFET 用于数字电路时，其工作点设置在（ ）区和（ ）区；双极型晶体管用于模拟电路时，其直流偏置点设置在（ ）区。
- 7、双极型晶体管的 t_b 既是基区渡越时间，又是（ ）电阻与（ ）电容的乘积。
- 8、双极型晶体管的跨导代表其（ ）电流受（ ）电压变化的影响。双极型晶体管的直流偏置点电流 I_E 越大，跨导越（ ）；工作温度越高，跨导越（ ）。（第三、四个空填“大”或“小”）
- 9、一般来说，双极型晶体管的几个反向电流之间的大小关系为： I_{ES} （ ） I_{CS} ； I_{CBO} （ ） I_{CEO} ； BV_{CBO} （ ） BV_{CEO} ； BV_{EBO} （ ） BV_{CBO} （填“>”、“<”或“=”）
- 10、当双极型晶体管集电极反偏，发射极开路时，发射极电流（ ）零，发射结上的偏压（ ）零。（填“>”、“<”或“=”）

- 11、增加双极型晶体管的基区宽度将（ ）厄尔利电压，（ ）基极电阻，（ ）基区输运系数。
- 12、NMOS 的衬底相对于源端应该接（ ）电位。当 $|V_{BS}|$ 增加时，其阈值电压将（ ）。（第二个空填“增大”、“减小”或“不变”）
- 13、MOSFET 的沟道载流子和位于半导体内的载流子相比，除受到（ ）散射及电离杂质散射作用外，还会受到（ ）散射，因此，通常沟道载流子的迁移率（ ）体内载流子迁移率。当栅压 $|V_{GS}|$ 增强时，沟道内的载流子迁移率将（ ）。（第三个空填“>”、“<”或“=”，第四个空填“增加”、“降低”或“不变”）
- 14、对于 N 沟道增强型 MOSFET，在 $V_{DS} > 0$ 并且保持固定的条件下，当 V_{GS} 从零开始逐渐增大，则 MOSFET 将依次经过截止区、亚阈区、（ ）区和（ ）区，在亚阈区内， I_{DS} 与 V_{GS} 呈（ ）关系。
- 15、现代集成电路工艺中，用多晶硅作为 MOSFET 栅电极是为了采用（ ）工艺。多晶硅的掺杂类型不同将改变栅和衬底之间的（ ），从而影响阈值电压。N 型 MOSFET 的多晶硅栅掺 P 型杂质时，阈值电压将偏（ ）。（最后一个空填“大”或“小”）
- 16、现代集成电路工艺中，通常通过对 MOSFET 沟道区进行离子注入来调整阈值电压，当向沟道注入的杂质为硼（B）时，P 沟道 MOSFET 的阈值电压将（ ）。（填“变大”或“变小”）
- 17、对于短沟道 MOSFET，随着沟道宽度的不断缩小，其阈值电压的绝对值可能会随之（ ）。（填“变大”或“变小”）

二、简答与作图题 (共 52 分)

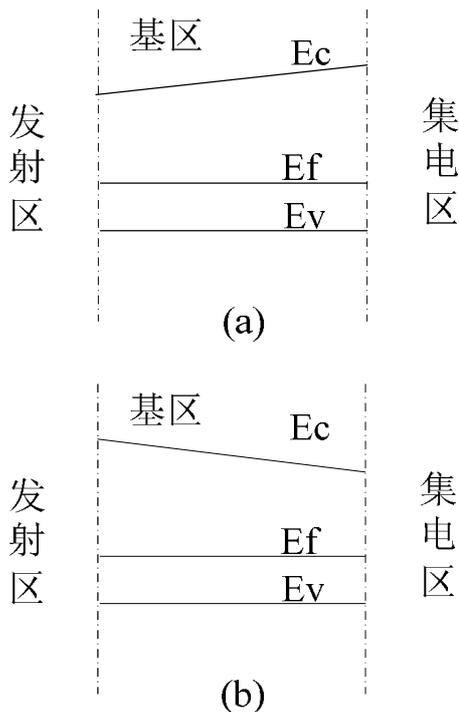
- 1、分别写出 PN 结小注入和大注入时的结定律公式。 （6 分）
- 2、请画出一个 PN 结二极管在反向恢复过程中的电流变化波形，并在图中标出存储时间 t_s 、下降时间 t_f 及反向恢复时间 t_r ，简要说明 PN 结为什么会产生反向恢复过程。 （8 分）
- 3、画出双极型晶体管的共基极短路电流放大系数 α 随发射极电流 I_E 大小变化的关系示意图，并对其进行解释。 （8 分）

- 4、一个理想二极管的直流 I-V 特性曲线如图所示，即满足方程： $I = I_0 [\exp (qV/KT) - 1]$ 。
 请问一个实际二极管测试的正反向直流 I-V 特性与理想情况相比，可能会有哪些不同？
 （不考虑二极管的击穿）简要解释其原因。 （8分）



- 5、BJT 和 MOSFET 相比，哪一种器件的温度稳定性更好？为什么？ （6分）

- 6、采用化合物半导体 $\text{Si}_x\text{Ge}_{1-x}$ 作为基区的 NPN 双极型晶体管 (a) 和 (b)，除基区 Si、Ge 的组分不一样外，其余所有参数都相同。下图是两个晶体管的基区能带示意图，并假设工艺能实现这两种基区能带分布。请分析哪只晶体管的基区输运系数较大？为什么？（提示：考虑基区自建电场） （7分）

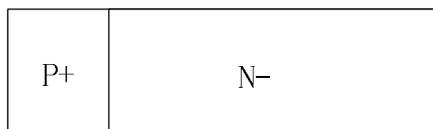


7、当 MOSFET 的沟道长度和沟道宽度缩小为原来的 1/4，请分析此时电源电压、栅氧化层厚度、衬底掺杂浓度应如何变化才能满足“恒场等比例缩小法则”的要求？等比例缩小后，该 MOSFET 的阈值电压、单位面积氧化层电容、增益因子、信号延迟时间、跨导以及亚阈区摆幅将发生怎样的变化？（9 分）

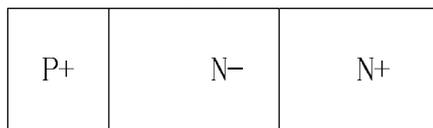
三、计算题（共 53 分）

1、某突变 P+N 结如图（a）所示，N⁻ 区的长度为 20μm，其雪崩击穿的临界击穿电场为 E_c 为 $2 \times 10^5 \text{V/cm}$ ，雪崩击穿电压 V_B 为 150V。求：（12 分）

- (1) 该 P+N 结在发生雪崩击穿时的耗尽区宽度。
- (2) 如图（b）所示，当 N⁻ 区内右侧 10μm 的区域被掺杂浓度非常高的 N⁺ 区所替代，此时该 P+NN⁺ 结的雪崩击穿电压变为多少？
- (3) 如图（c）所示，当 N⁻ 区直接缩短为 10μm，此时该 P+N 结的雪崩击穿电压变为多少？



(a)

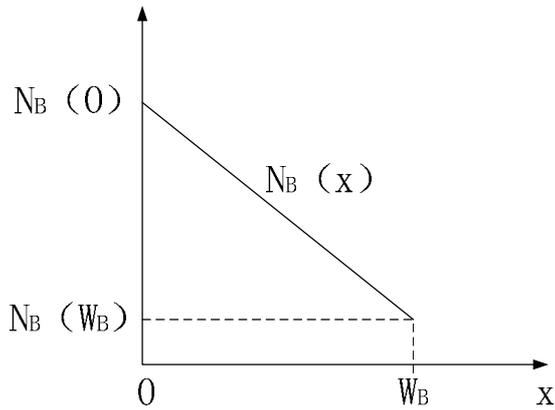


(b)



(c)

2、一个 NPN 晶体管，其发射区为均匀掺杂，掺杂浓度 $N_E = 5 \times 10^{18} \text{cm}^{-3}$ 。基区杂质浓度为线性分布，如图所示， $N_B(0) = 1 \times 10^{16} \text{cm}^{-3}$ ， $N_B(W_B) = 1 \times 10^{14} \text{cm}^{-3}$ 。发射区和基区宽度分别为 $W_E = 2 \mu\text{m}$ ， $W_B = 1 \mu\text{m}$ 。电子和空穴的扩散系数分别为 $D_n = 25 \text{cm}^2/\text{s}$ 和 $D_p = 10 \text{cm}^2/\text{s}$ ，电子电荷量为 $1.6 \times 10^{-19} \text{C}$ 。求：（16 分）



- (1) 电子和空穴的迁移率
- (2) 发射区和基区的方块电阻
- (3) 器件的发射极注入效率
- (4) 基区自建电场方向是什么？该电场将对从发射区注入基区的电子的扩散运动起到什么样的作用？
- (5) 求出基区自建电场的表达式

3、一个 NPN 均匀基区晶体管，基区渡越时间占总信号延迟时间的 25%，中性基区宽度为 $1\mu\text{m}$ ，电子和空穴的扩散系数分别为 $D_n = 25\text{cm}^2/\text{s}$ 和 $D_p = 10\text{cm}^2/\text{s}$ 。 (12 分)

- (1) 计算器件的特征频率 f_T 。
- (2) 当基区宽度变为 $2\mu\text{m}$ 时，特征频率为多少？

4、工作在饱和区的理想长沟道 NMOS 器件，其 $I_D^{1/2} \sim V_{GS}$ 关系如图所示。(13 分)

- (1) 试计算阈值电压 V_T 和增益因子 β 。
- (2) 该器件是增强型器件还是耗尽型器件？
- (3) 如果该器件的漏极电压和栅极电压均为 2V，求此时器件的漏极电流 I_D 。

